

江苏大学
硕士研究生入学考试样题

科目代码: 834

A卷

科目名称 电子技术

满分: 150分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

一、单项选择题(本题共 20 小题, 每小题 2 分, 共 40 分) 请将正确选项前的字母连同题号一起, 写上答题纸, 否则无效。

1. 设四位二进制加法器 CT74LS283 的输入为 $A_3 \sim A_0 = 0111$, $B_3 \sim B_0 = 1010$, $CI = 1$, 则其输出应为: 【 】。

- A. $S_3 \sim S_0 = 1010$, $CO = 1$; B. $S_3 \sim S_0 = 0010$, $CO = 1$;
C. $S_3 \sim S_0 = 1110$, $CO = 1$; D. $S_3 \sim S_0 = 1010$, $CO = 0$;

2. 下列关于 TTL 门电路的描述正确的是 【 】。

- A. 与 CMOS 门电路相比, TTL 门电路功耗更小;
B. TTL 门电路输入引脚不得开路;
C. TTL 门电路电源电压必须是 5V;
D. 与 CMOS 门电路相比, TTL 门电路噪声容限大, 更适于干扰较强的应用;

3. 利用 1 片十六进制计数器 CT74LS161 和 1 片双 D 触发器 CT74LS74 可以构成最多【 】个状态的状态机。

- A. 64; B. 74; C. 100; D. 161

4. 下列逻辑电路中哪个不是组合逻辑电路: 【 】。

- A. 3-8 译码器 CT74LS138; B. 双 D 触发器 CT74LS74;
C. 双 4 选 1 数据选择器 CT74LS153; D. 4 位二进制全加器 74LS283

5. 利用 D 触发器实现二分频器, 只需令 【 】。

- A、 $D = 0$; B、 $D = 1$; C、 $D = Q^n$; D、 $D = \overline{Q}^n$;

6. 利用多片 64M×16 位 RAM 芯片扩展成 1G×32 位的 RAM 存储系统时, 地址线需要引入 【 】。

- A. 4 线-16 线译码器; B. 3 线-8 线译码器; C. 16 线-4 线编码器; D. 8 线-3 线编码器;

7. 某 8 位逐次比较式 A/D 转换器的输入电压为 1.6V 时输出编码为 1000 0000, 则输出编码为 1100 1001 时的输入电压约为 【 】。

- A. 4.8V; B. 3.2V; C. 2.5V; D. 2V;

8. 某电子天平最大量程为 2kg, 如果达到 0.1g 的分辨率, 至少需要 【 】位的双积分式 A/D 转换器。

- A. $3\frac{1}{2}$; B. $4\frac{1}{2}$; C. $5\frac{1}{2}$; D. $6\frac{1}{2}$;

9. GAL16V8 芯片内部包含 8 个 OLMC, 因此利用该芯片最多可构成【 】进制的计数器。
A. 256; B. 64; C. 32; D. 8;
10. 化简 $F = f(A, B, C) = \sum m(0, 2, 5) + \sum \phi(1, 4, 6)$ 的结果是: 【 】。
A. ABC ; B. \overline{ABC} ; C. \overline{A} ; D. \overline{BC} ;
11. 在实际使用中, 信号检测电路的某级放大电路常使用推挽结构的共集电极放大电路, 其主要应用目的是【 】。
A. 更大的电压增益; B. 高共模抑制能力; C. 更强的带载能力; D. 低噪声;
12. 多级放大电路引入负反馈时, 为了保证电路稳定, 通常放大电路级数会限制在【 】级。
A. 2; B. 3; C. 4; D. 5;
13. 差动放大电路引入恒流源替代 R_E 可以有效【 】。
A. 降低功耗; B. 提高增益; C. 拓展通频带; D. 提高共模抑制比;
14. 为了设计具有更宽通频带的放大电路, 需要选择【 】。
A. 集电结电容 C_{cb} 更小的 BJT; B. 发射结电阻 r_{be} 更小的 BJT;
C. 电流放大系数 β 更大的 BJT; D. 穿透电流 I_{CEO} 更小的 BJT;
15. 电阻检测电路中, 利用电压输出型 D/A 转换输出经放大电路实现对被测电阻不同等级的恒流激励, 为了改善放大电路性能须引入【 】负反馈。
A. 电压串联; B. 电流串联; C. 电压并联; D. 电流并联;
16. 利用低通滤波对含有干扰的信号进行滤波处理, 如果电路截止频率设为 10kHz, 通频带增益 40 dB, 信号中 100kHz 以上频率分量的增益不得大于 -20dB, 那么电路至少需要【 】滤波。
A. 一阶; B. 二阶; C. 三阶; D. 四阶;
17. 某工程中需要一款正弦波振荡电路, 要求输出频率在 100Hz~10kHz 范围内可调, 应选择【 】。
A. LC 三点式振荡电路; B. RC 桥式振荡电路;
C. LC 变压器耦合式振荡电路; D. 串联式晶体振荡电路。
18. 乙类功放可以有效提高电路的效率, 但会引入【 】。
A. 饱和失真; B. 截止失真; C. 交越失真 D. 频率失真;
19. 某集成运放的单位增益带宽为 10MHz, 则利用它引入负反馈后构成增益为 40dB 的放大电路, 其带宽约为【 】。
A. 100MHz; B. 10MHz; C. 1MHz; D. 100kHz;
20. 利用三段稳压器 7805 构成稳压电路, 其输入为 8V, 输出 1A 时, 稳压器管耗约为【 】。
A. 3W; B. 5W; C. 8W; D. 10W;

二、逻辑门电路如图 1 所示，A、B 是输入逻辑变量。逻辑门电路正常工作时，如用电压表测量 C、D 点的电压，将电压表应有的正确读数和 LED 的亮灭状态分别填入题表 1 内。其中：TTL 门电源 $V_{CC}=5V$ 。（本题 12 分，每空 1 分）

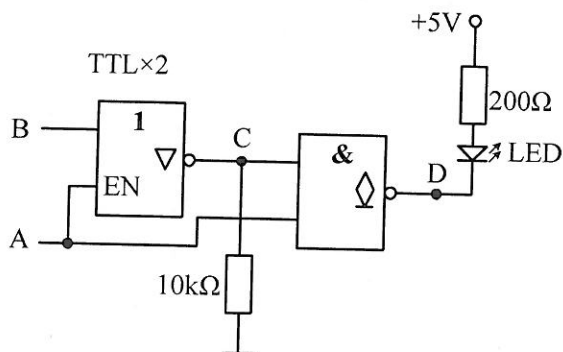


图 1

表 1

A	B	C	D
0	0		
0	1		
1	0		
1	1		

三、放大电路如图 2 所示，已知 $R_{B1}=10k\Omega$, $R_{B2}=2k\Omega$, $R_C=5k\Omega$, $R_{E1}=300\Omega$, $R_{E2}=1k\Omega$, $R_L=10k\Omega$, $U_{BEQ}=0.7V$, $r_{bb'}=100\Omega$, $\beta=100$ 。（本题 15 分）

- 1) 分析电路的静态工作点，确定 I_{CQ} , U_{CEQ} ;
- 2) 求 A_u 、 R_i 和 R_o 大小;

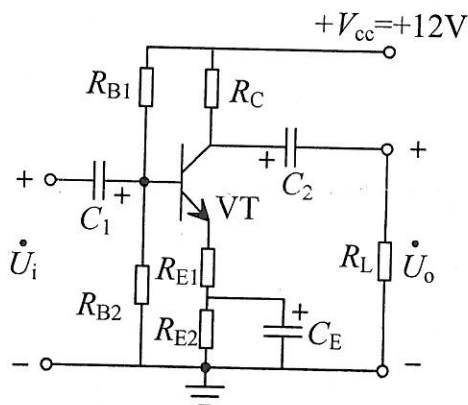


图 2

四、如图 3 所示，某放大电路设计出现失误，误将负反馈接成了正反馈，造成电路无法正常工作，试在不增减元器件的情况下对电路进行修改（只改变电气连线），使其成为负反馈，利用瞬时极性法进行检验，并判断电路反馈类型，分析电路放大倍数。（本题 18 分）

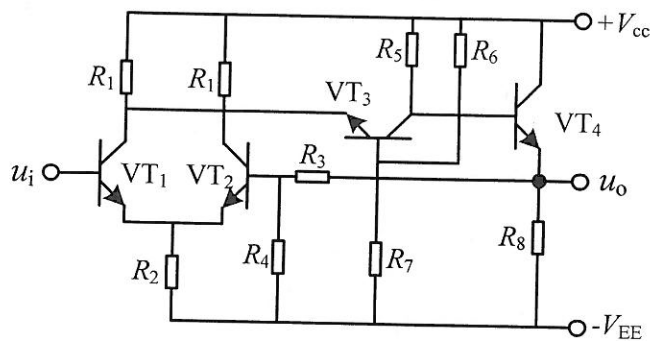


图 3

五、分析如图 4 所示运算放大器线性应用电路， u_i 的取值范围保证运放处于线性范围。给出输出电压 u_o 与输入电压 u_i 之间的函数关系，要求给出适当的推导过程。（本题 11 分）

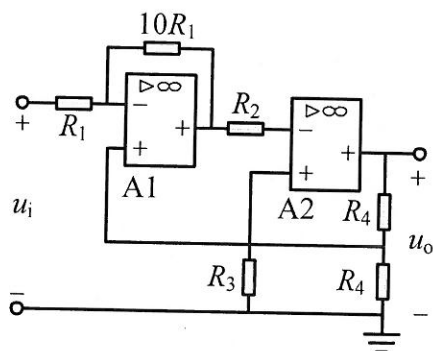


图 4

六、判断图 5 a)、b) 电路能否产生振荡（要求在图上标出瞬时极性或作扼要说明）？若能，写出振荡器全称及振荡频率 f_o 的表达式；若不能，则加以改进，使之能够振荡。（本题 10 分）

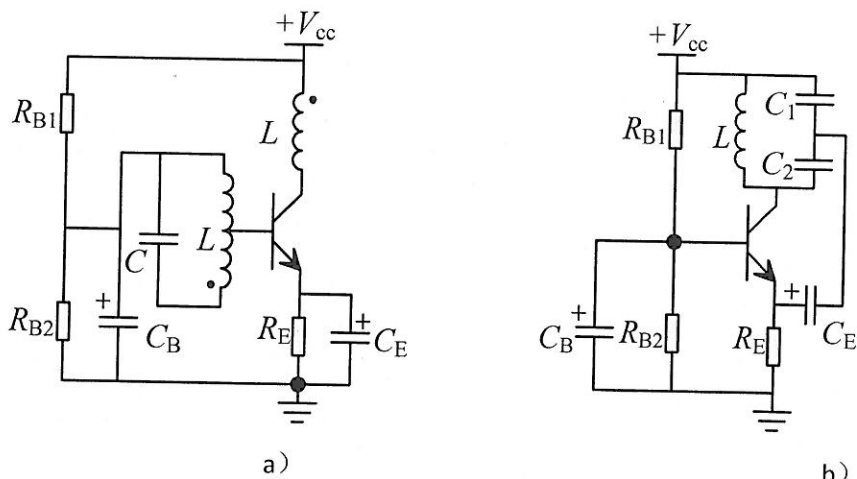


图 5

七、边沿型 JK 触发器构成电路及输入信号波形如图 6 所示，设触发器初始状态均为 1，要求在波形图对应的位置，写出 B 的逻辑表达式，并画出输出端 B 、 Q 、 \bar{Q} 的波形。（本题 14 分）

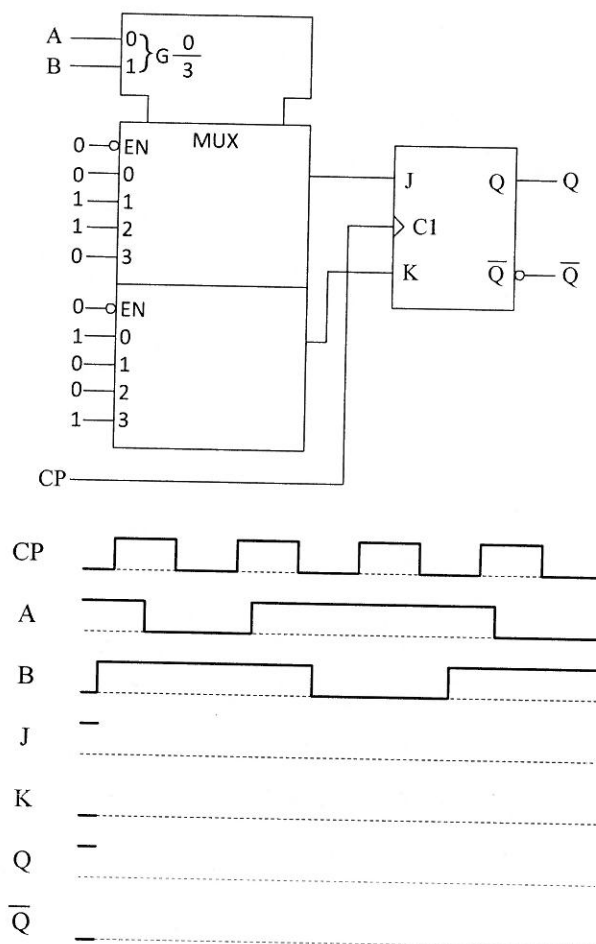


图 6

$J =$ _____
 $K =$ _____

八、试分析图 7 所示由 JK 触发器构成电路的时序逻辑功能。要求：（本题 15 分）

- (1) 写出电路的时钟方程、驱动方程、状态方程；
- (2) 列出时序状态转换表、画出状态转换图；
- (3) 回答：该电路是同步还是异步？几进制的计数器？能否自启动？

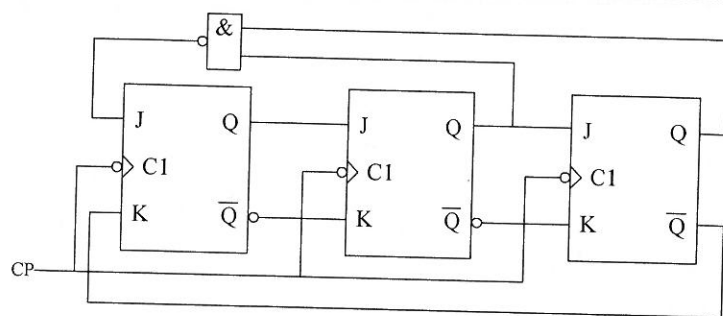


图 7

九、MSI 同步十六进制加法计数器 CT74LS161 的功能，如表 2 所示。（本题 15 分）

(1) 试分析图 8 所示计数器电路，给出计数器状态转换图，确定电路的模值。

(2) 假设图中计数器 CT74LS161 的 CR 控制端引脚损坏，试对电路进行适当修改，使其能够保持原进制和编码序列。

表 2 MSI 同步十六进制加法计数器 CT74LS161 的功能表

输 入									输 出			
\overline{CR}	\overline{LD}	CT_P	CT_T	CP	D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3
0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ	0	0	0	0
1	0	ϕ	ϕ	\uparrow	d_0	d_1	d_2	d_3	d_0	d_1	d_2	d_3
1	1	1	1	\uparrow	ϕ	ϕ	ϕ	ϕ	十六进制加法计数 保 持			
1	1	0	ϕ	ϕ	ϕ	ϕ	ϕ	ϕ				
1	1	ϕ	0	ϕ	ϕ	ϕ	ϕ	ϕ				

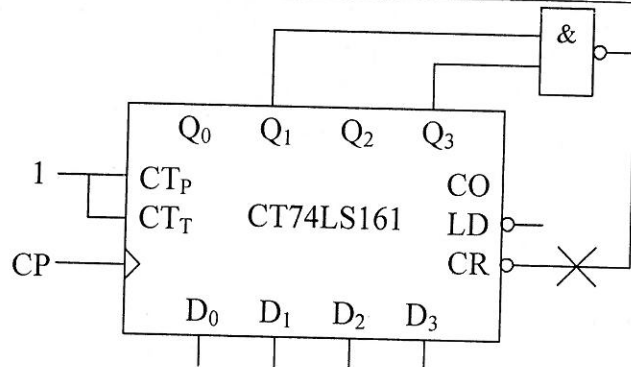


图 8